



УКРАЇНА

(19) UA (11) 47690 (13) U  
(51) МПК (2009)  
G06K 9/00

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

### (54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ КООРДИНАТ ЦЕНТРА МАС ЗОБРАЖЕННЯ

1

2

(21) u200905581

(22) 01.06.2009

(24) 25.02.2010

(46) 25.02.2010, Бюл.№ 4, 2010 р.

(72) КОЖЕМ'ЯКО ВОЛОДИМИР ПРОКОПОВИЧ,  
НОВИЦЬКИЙ РУСЛАН МИХАЙЛОВИЧ, ШТЕЛЬ-  
МАХ ОЛЕКСАНДР ОЛЕКСАНДРОВИЧ

(73) КОЖЕМ'ЯКО ВОЛОДИМИР ПРОКОПОВИЧ,  
НОВИЦЬКИЙ РУСЛАН МИХАЙЛОВИЧ, ШТЕЛЬ-  
МАХ ОЛЕКСАНДР ОЛЕКСАНДРОВИЧ

(57) Пристрій для визначення координат центру мас зображення, що містить фотоелектричний датчик, два реєстри, чотири лічильники, блок керування, відповідні виходи якого з'єднані з входами реєстрів, схему порівняння, чотири накопичувальних суматори, аналого-цифровий перетворювач, блок вибору рядків фотоелектричного датчика, блок вибору стовпців фотоелектричного датчика, два дешифратори, блок дозволу зчитування фотоелектричного датчика, перший та другий керуючі входи пристрою, вихід схеми порівняння з'єднаний з першим інформаційним входом блока керування, вихід фотоелектричного датчика з'єднаний з входом аналого-цифрового перетворювача, вхід запуску якого з'єднаний з сьомим виходом блока керування, а вихід з'єднаний з інформаційними входами першого та другого накопичувальних суматорів, виходи яких з'єднані з інформаційними входами третього й четвертого накопичувальних суматорів, виходи яких з'єднані з входами схеми порівняння, входи фотоелектричного датчика з'єднані з виходами першого та другого дешифраторів, інформаційні входи яких з'єднані з виходами блоків вибору рядків та стовпців фотоелектричного датчика відповідно, перший та другий установчі входи першого лічильника є першим та другим керуючими входами пристрою, вихід переповнення першого лічильника з'єднаний з дванадцятим виходом блока керування, перший та другий входи дозволу запису першого лічильника з'єднані з другим та шістнадцятим виходами блока керування, установчі входи другого та четвертого лічильників з'єднані відповідно з другим та першим входами пристрою, входи дозволу запису другого й четвертого лічильників з'єднані з третім та п'ятим виходами блока керування, а входи віднімання

з'єднані з дев'ятим та п'ятнадцятим виходами блока керування, виходи другого та четвертого лічильників з'єднані з першим інформаційним входом блоків вибору рядків та стовпців фотоелектричного датчика, перший та другий входи керування яких з'єднані відповідно з першим, другим, третім та четвертим виходами блока дозволу зчитування фотоелектричного датчика, перший вихід якого з'єднаний з виходом схеми порівняння, вихід третього лічильника з'єднаний з інформаційними входами першого та другого реєстрів та другим інформаційним входом блоків вибору рядків та стовпців фотоелектричного датчика, другий та третій входи блока дозволу зчитування фотоелектричного датчика з'єднані з сімнадцятим та вісімнадцятим виходами блока керування, а їх виходи є першим та другим виходами пристрою, вхід "Скидання" третього лічильника з'єднується з четвертим виходом блока керування, входи "Скидання" накопичувальних суматорів з'єднані з шостим виходом блока керування, підсумовуючий вхід третього лічильника з'єднаний з одинадцятим виходом блока керування, входи дозволу запису першого-четвертого накопичувальних суматорів з'єднані відповідно з восьмим, тринадцятим, десятим та чотирнадцятим виходами блока керування, установчий вхід блока керування є входом запуску пристрою, керуючі входи першого та другого дешифраторів з'єднані з третім та четвертим інформаційними входами блока керування, який **відрізняється** тим, що, для розширення області застосування та збільшення швидкодії пристрою, він містить блок постійної пам'яті, блок порівняння результатів роботи пристрою із еталонами, нанотехнологічно виконаний оптико-електронний операційний екран, причому блок пам'яті зв'язаний з блоком керування двонаправленим зв'язком, вихід блока постійної пам'яті є входом блока порівняння результатів роботи пристрою, другим і третім входами якого є виходи реєстрів, а вихід є відповідним входом оптико-електронного операційного екрана, входами якого також є виходи реєстрів, блок постійної пам'яті виконаний на оптиковолоконних лініях зв'язку, причому блок постійної пам'яті містить базу еталонів, що дозволяє використовувати пристрій також для класифікації образів

UA (19) 47690 (13) U

Корисна модель відноситься до галузі автоматики і може використовуватися в системах обробки зображення.

Відомий пристрій для визначення центру мас зображення [а.с. СРСР №991452 G06 K9/46 Б №3 від 23.01.83], який містить світлоподілюючий блок, два комутатори, два ідентичних канали визначення координат, що містять фотоприймальний блок у вигляді фотоматриці, оптично зв'язаний з світлоподілюючим блоком і під'єднаної до комутаторів, реєстр і блок керування, причому кожен з каналів визначення координат містить аналогові суматори, блок віднімання, несиметричний тригер, елементи І, дешифратор, виходи якого підключено до входів комутаторів, а входи - до виходів блоку керування, що з'єднаний з одним із входів елементу І, другі входи яких з'єднані з виходом несиметричного тригера, а входи - з входами реєстра, входи аналогових суматорів з'єднані з виходами комутаторів, а входи - з входами блоку віднімання, який з'єднано з входом несиметричного тригера.

Недоліками даного пристрою є апаратна складність і вузька область застосування.

Найбільш близьким за технічною суттю є пристрій для визначення координат центру мас зображення [а.с. СРСР №1513485 G06 K9/00 Б №37 від 07.10.89], який містить фотоелектричний датчик, два реєстра, чотири лічильника, блок керування, відповідні виходи якого з'єднані з входами реєстрів, схему порівняння, чотири накопичувальних суматори, аналого-цифровий перетворювач, блок вибору рядків фотоелектричного датчика, блок вибору стовпців фотоелектричного датчика, два дешифратора, блок дозволу зчитування фотоелектричного датчика, перший і другий керуючі входи пристрою, перший і другий виходи пристрою, вихід схеми порівняння з'єднаний з першим інформаційним входом блоку керування, вихід фотоелектричного датчика з'єднаний з входом аналого-цифрового перетворювача, вхід запуску якого з'єднаний з сьомим виходом блоку керування, а вихід з'єднаний з інформаційними входами першого та другого накопичувальних суматорів, виходи яких з'єднані з інформаційними входами третього та четвертого накопичувальних суматорів, виходи яких з'єднані з входами схеми порівняння, входи фотоелектричного датчика з'єднані з виходами першого та другого дешифраторів, інформаційні входи яких з'єднані з виходами блоків вибору рядків та стовпців відповідно, перший та другий установчі входи першого лічильника є першим та другим керуючими входами пристрою, вихід переповнення першого лічильника з'єднаний з першим інформаційним входом блоку керування, а вхід віднімання першого лічильника з'єднаний з дванадцятим виходом блоку керування, перший та другий входи дозволу запису першого лічильника з'єднані з другим та шістнадцятим виходами блоку керування, установчі входи другого та четвертого лічильників з'єднані відповідно з другим та першим входами пристрою, входи дозволу запису другого та четвертого лічильників з'єднані з третім та п'я-

тим виходами блоку керування, а входи віднімання з'єднані з дев'ятим та п'ятнадцятим виходами блоку керування, входи другого та четвертого лічильників з'єднані з першим інформаційним входом блоків вибору рядків та стовпців фотоелектричного датчика, перший та другий входи керування яких з'єднано відповідно з першим, другим, третім та четвертим виходами блоку дозволу зчитування фотоелектричного датчика, перший вихід якого з'єднаний з виходом схеми порівняння, вихід третього лічильника з'єднаний з інформаційними входами першого та другого реєстрів та другим інформаційним входом блоку вибору рядків та стовпців фотоелектричного датчика, другий та третій виходи блоку дозволу зчитування фотоелектричного датчика, другий та третій виходи блоку дозволу зчитування фотоелектричного датчика з'єднані з сімнадцятим та вісімнадцятим виходами блоку керування, входи дозволу запису першого й другого реєстрів з'єднані з сімнадцятим та вісімнадцятим виходами блоку керування, а їх виходи є першим та другим виходами пристрою, вхід "Скидання" третього лічильника з'єднаний з четвертим виходом блоку керування, входи "Скидання" накопичувальних суматорів з'єднані з шостим виходом блоку керування, підсумовуючий вхід третього лічильника з'єднаний з одинадцятим виходом блоку керування, входи дозволу запису першого-четвертого накопичувальних суматорів з'єднані відповідно з восьмим, тринадцятим, десяти- та чотирнадцятим виходами блоку керування, установчий вхід блоку керування є входом запуску пристрою, керуючі входи першого та другого дешифраторів з'єднані з третім та четвертим інформаційними входами блоку керування.

Недоліком даного пристрою є вузька область застосування через неможливість безпосереднього зчитування інформації та невисока швидкодія.

В основу корисної моделі поставлено задачу створення пристрою для визначення координат центру мас зображення, в якому за рахунок введення нових блоків та зв'язків досягається можливість зчитування безпосередніх результатів роботи пристрою, що приводить до розширення області застосування. Крім того збільшується швидкодія пристрою.

Поставлена задача досягається тим, що в пристрій, який містить фотоелектричний датчик, два реєстри, чотири лічильники, блок керування, відповідні виходи якого з'єднані з входами реєстрів, схему порівняння, чотири накопичувальних суматора, аналого-цифровий перетворювач, блок вибору рядків фотоелектричного датчика, блок вибору стовпців фотоелектричного датчика, два дешифратора, блок дозволу зчитування фотоелектричного датчика, перший та другий керуючі входи пристрою, вихід схеми порівняння з'єднаний з першим інформаційним входом блоку керування, вихід фотоелектричного датчика з'єднаний з входом аналого-цифрового перетворювача, вхід запуску якого з'єднаний з сьомим виходом блоку керування, а вихід з'єднаний з інформаційними

виходами першого та другого накопичувальних суматорів, виходи яких з'єднані з інформаційними входами третього й четвертого накопичувальних суматорів, виходи яких з'єднані з входами схеми порівняння, входи фотоелектричного датчика з'єднані з виходами першого та другого дешифраторів, інформаційні входи яких з'єднані з виходами блоків вибору рядків та стовпців фотоелектричного датчика відповідно, перший та другий установчі входи першого лічильника є першим та другим керуючими входами пристрою, вихід переповнення першого лічильника з'єднаний першим інформаційним входом блоку керування, а вхід віднімання першого лічильника з'єднаний з дванадцятим виходом блоку керування, перший та другий входи дозволу запису першого лічильника з'єднані з другим та шістнадцятим виходами блоку керування, установчі входи другого та четвертого лічильників з'єднані відповідно з другим та першим входами пристрою, входи дозволу запису другого й четвертого лічильників з'єднані з третім та п'ятим виходами блоку керування, а входи віднімання з'єднані з дев'ятим та п'ятнадцятим виходами блоку керування, виходи другого та четвертого лічильників з'єднані з першим інформаційним входом блоків вибору рядків та стовпців фотоелектричного датчика, перший та другий входи керування яких з'єднані відповідно з першим, другим, третім та четвертим виходами блоку дозволу зчитування фотоелектричного датчика, перший вихід якого з'єднаний з виходом схеми порівняння, вихід третього лічильника з'єднаний з інформаційними входами першого та другого регістрів та другим інформаційним входом блоків вибору рядків та стовпців фотоелектричного датчика, другий та третій входи блоку дозволу зчитування фотоелектричного датчика з'єднані з сімнадцятим та вісімнадцятим виходами блоку керування, а їх виходи є першим та другим виходами пристрою, вхід "Скидання" третього лічильника з'єднується з четвертим виходом блоку керування, входи "Скидання" накопичувальних суматорів з'єднані з шостим виходом блоку керування, підсумовуючий вхід третього лічильника з'єднаний з одинадцятим виходом блоку керування, входи дозволу запису першого-четвертого накопичувальних суматорів з'єднані відповідно з восьмим, тринадцятим, десятим та чотирнадцятим виходами блоку керування, установчий вхід блоку керування є входом запуску пристрою, керуючі входи першого та другого дешифраторів з'єднані з третім та четвертим інформаційними входами блоку керування введено блок постійної пам'яті, блок порівняння результатів роботи пристрою із еталонами, нанотехнологічно виконаний оптико-електронний операційний екран, причому блок пам'яті зв'язаний з блоком керування двонаправленим зв'язком, вихід блоку постійної пам'яті є входом блоку порівняння результатів роботи пристрою, другим і третім входами якого є виходи регістрів, а вихід є відповідним входом оптико-електронного операційного екрана, входами якого також є виходи регістрів, блок постійної пам'яті виконаний на оптико-волоконних лініях зв'язку, причому блок постійної пам'яті містить базу

еталонів, що дозволяє використовувати пристрій також для класифікації образів.

На Фіг.1 показана схема пристрою; на Фіг.2 - схема блоку керування; на Фіг.3 - схема блоку порівняння результатів роботи пристрою; на Фіг.4 - схема блоків вибору рядків і стовпців фотоелектричного датчика і схема блоку доступу читання фотоелектричного датчика; на Фіг.5 - комбінаційна схема блоку керування; на Фіг.6 - блок-схема алгоритму роботи пристрою.

Пристрій для визначення координат центру мас зображення (Фіг.1) містить фотоелектричний датчик 1, дешифратори 2 і 3, блок вибору рядків 4 фотоелектричного датчика, блок вибору стовпців 5 фотоелектричного датчика, блок 6 дозволу зчитування фотоелектричного датчика, чотири лічильника 7-10, регістри 11-12, аналогово-цифровий перетворювач 13, чотири накопичувальних суматора 14-17, схему порівняння 18, перший 19 і другий 20 керуючі входи пристрою, вихід 21 регістра 11, вихід 22 регістра 12, блок 23 керування, інформаційний вхід 24 блоку 23 керування є виходом переповнення лічильника 7, інформаційний вхід 25 блоку 23 керування є виходом схеми порівняння 18, інформаційні входи 26, 27 блоку 23 керування є відповідно керуючими входами дешифраторів 2 і 3, причому вихід схеми порівняння 18 є також першим входом блоку 6 дозволу зчитування фотоелектричного датчика, другий та третій входи блоку 6 дозволу зчитування фотоелектричного датчика є відповідними входами блоку 23 керування, входи дозволу запису регістрів 11 і 12 з'єднані з виходами 44 і 45 блоку 23 керування, вхід віднімання лічильника 7 є вихід 39 блоку 23 керування, входи дозволу запису лічильника 7 з'єднані з виходами 29, 43 блоку 23 керування, причому керуючий вхід 19 пристрою є установчим входом лічильників 7 і 10, а керуючий вхід 20 пристрою є установчим входом лічильників 7 і 8 відповідно, входи дозволу запису лічильників 8 і 10 з'єднані з виходами 30, 32 блоку 23 керування відповідно, а входи віднімання лічильників 8 і 10 з'єднані з виходами 36 і 42 блоку 23 керування, вихід лічильника 8 з'єднано з інформаційним входом блоку 4 вибору рядків фотоелектричного датчика, а вихід лічильника 10 є інформаційним входом блоку 5 вибору стовпців фотоелектричного датчика, вихід 31 блоку 23 керування є входом „Скидання” лічильника 9, вихід 38 блоку 23 керування є підсумовуючим входом лічильника 9, вихід якого з'єднано з інформаційними входами регістрів 11 і 12 та другим інформаційним входом блоків вибору рядків 4 і стовпців 5 фотоелектричного датчика, входи „Скидання” регістрів 11, 12 з'єднано з виходом 28 блоку 23 керування, входи блоку 6 дозволу зчитування фотоелектричного датчика попарно з'єднано з відповідними входами керування блоків 4 і 5 вибору рядків і стовпців фотоелектричного датчика, виходи блоків 4 і 5 вибору рядків і стовпців фотоелектричного датчика є відповідно інформаційними входами дешифраторів 2 і 3, які в свою чергу з'єднані з фотоелектричним датчиком 1, вихід фотоелектричного датчика 1 з'єднано з входом аналогово-цифрового перетворювача 13, вхід запуску якого є виходом 34 блоку 23 керування, а

вихід аналогово-цифрового перетворювача 13 з'єднано з інформаційними входами накопичувальних суматорів 14 і 15, виходи яких в свою чергу з'єднано з інформаційними входами накопичувальних суматорів 16 і 17, входи „Скидання” накопичувальних суматорів 14-17 з'єднано з виходом 33 блоку 23 керування, відповідно виходи 35, 37, 40, 41 блоку 23 керування є входами дозволу запису накопичувальних суматорів 14-17, виходи накопичувальних суматорів 16, 17 є входами схеми порівняння 18, блок 46 пам'яті з'єднаний двонаправленим зв'язком з блоком 23 керування, виходом блоку 46 пам'яті є вхід 49 блоку 47 порівняння результатів роботи пристрою із еталонами з блоку 46 пам'яті, другим і третім входами блоку 47 порівняння результатів роботи пристрою є відповідно виходи 21 і 22 регістрів 11 і 12, які також є входами оптико-електронного операційного екрана 48, третім входом якого є вихід блоку 47 порівняння результатів роботи пристрою.

Блок 23 керування містить інформаційні входи 24-27, виходи 28-45, вхід «Пуск» 54, генератор 55 імпульсів, елемент І 56, тригер 57, регістр 58, комбінаційну схему 59 і блок 60 постійної пам'яті.

Блок 47 порівняння результатів роботи пристрою (Фіг.3) для зручності реалізації його в інтегральному виконанні містить схему порівняння 53, єдину структуру адресно розділену на операційний запам'ятовуючий пристрій координати стовпця 50 та операційний запам'ятовуючий пристрій координати рядка 51, пристрій прийому даних 52 з блока постійної пам'яті 46, входами єдиної структури адресно розділеної на операційний запам'ятовуючий пристрій координати стовпця 50 та операційний запам'ятовуючий пристрій координати рядка 51 є виходи 21 та 22 регістрів 11 та 12 відповідно, входом 49 пристрою прийому даних 52 є вихід блоку 46 пам'яті, а входами схеми порівняння 53 є виходи єдиної структури адресно розділеної на операційний запам'ятовуючий пристрій координати стовпця 50 та операційний запам'ятовуючий пристрій координати рядка 51 та пристрою прийому даних 52, а виходом схеми 53 порівняння є відповідний вхід оптико-електронного операційного екрана 48.

Блок 6 дозволу зчитування фотоелектричного датчика містить тригер 61, чотири елемента НІ 62-65; блок вибору рядків фотоелектричного датчика містить три групи елементів І-НІ 66-68; блок вибору стовпців фотоелектричного датчика містить три групи елементів І-НІ 69-71. Відповідні елементи блоків 4 і 5 вибору рядків і стовпців фотоелектричного датчика з'єднані між собою відповідним чином і організовують вихідні сигнали блоків 4 і 5 вибору рядків і стовпців фотоелектричного датчика для інформаційних входів дешифраторів 2 і 3 відповідно.

Комбінаційна схема блоку керування включає в себе (Фіг.5) групу елементів НІ 72, перший - четвертий елементи І-НІ 73-78, п'ятий елемент І-НІ 79, шостий елемент І-НІ 80, сьому групу елементів І-НІ 81, восьму групу елементів І-НІ 82, дев'яту та десяту групи елементів І-НІ 83 й 84 відповідно.

Прилад працює наступним чином.

Зображення проектується на вхід фотоелектричного датчика 1, який містить  $M \times N$  комірок. На початку визначається координата  $X$ . По сигналу запуску ініціалізується мікропрограмний автомат блоку 23 керування, який працює згідно записаної в нього програми роботи пристрою. Починається вибірка вмісту блоку 46 пам'яті з адреси 00000. Фотоелектричний датчик 1 передає сигнал на аналогово-цифровий перетворювач 13, який відповідно задіює накопичувальні суматори 14 і 15, входами яких також є відповідні виходи блоку 23 керування, вони формують сигнали для накопичувальних суматорів 16 і 17 виходи яких є входами схеми порівняння 18, вихід якої здійснює вплив на мікропрограмний автомат блоку 23 керування і керуючий вхід блоку 6 дозволу зчитування фотоелектричного датчика, який в свою чергу подає сигнали керування на блоки вибору рядків 4 і стовпців 5 фотоелектричного датчика, які формують інформаційні сигнали для дешифраторів 2 і 3, при цьому за сигналами керування на першому 19 і другому 20 керуючих входах пристрою активізуються лічильники 7, 8, 10 в залежності від послідовності сигналів на виходах 29, 30, 32, 36, 39, 42 і 43 блоку 23 керування, інформаційні входи 26 і 27 блоку 23 керування є відповідними входами дешифраторів 2 і 3, причому вихід лічильника 7 є інформаційним входом мікропрограмного автомата блоку 23 керування, а виходи лічильників 8 і 10 є керуючими входами блоків вибору рядків 4 і стовпців 5 фотоелектричного датчика, виходи 31 і 38 блоку 23 керування є входами лічильника 9, який керує початком роботи регістра 11, при наявності сигналів високого рівня на його входах, які є виходами 28 і 44 блоку 23 керування при визначенні координати  $X$ , яка подається на вихід лічильника 9 і може або зчитуватися на оптико-електронному операційному екрані 48, або подаватися для подальшої обробки на вхід блоку 47 порівняння. На виходах 28-33 блоку 23 керування з'являються одиничні потенціали, відбувається занулення регістрів 11 та 12, присвоєння значень лічильникам 7 і 10 значення  $N$ , лічильнику 8 значення  $M$ , а лічильник 9 й накопичувані суматори 14-17 переходять до початкового стану. При надходженні відповідного імпульсу з блоку 23 керування відбувається вибірка вмісту адреси 00001 блоку 46 пам'яті, на виході якого з'являються одиничні потенціали. Відбувається запуск аналогово-цифрового перетворювача 13. На наступному кроці до вмісту накопичуваного суматора 14 додається значення аналогово-цифрового перетворювача 13, вміст лічильника 8 зменшується на одиницю. Відбувається вибірка та накопичення значень комірок нульового стовпця блоку 1. В цей час на виході дешифратора 2 з'являється сигнал  $Y$  вміст лічильника 7 зменшується на одиницю, до вмісту накопичуваного суматора 16 додається вміст накопичуваного суматора 14, вміст лічильника 9 збільшується на одиницю, лічильнику 8 присвоюється значення  $M$ . Процес продовжується до тих пір, поки значення накопичуваного суматора 16 не перевищать значення накопичуваного суматора 17, після чого відбувається накопичення значень  $M$ -го,  $(M-1)$ -го і так далі стовпців блоку 1 в накопичуваному суматорі 15 до

тих пір, поки його не перебільшить значення накопичуваного суматора 16. Коли комірки усіх стовпців, крім одного, опитані, в накопичуваних суматорах 16 та 17 зберігають значення статистичних моментів інерції лівої та правої частин зображення відносно шуканої координати X. До значення лічильника 9 додається одиниця, а результат присвоюється регістру 11. При цьому шукана координата визначається за допомогою виразу

$$\sum_{a=1}^{l-1} \sum_{j=1}^a \|h_{(j)}\| = \sum_{b=1}^{n-1} \sum_{i=1}^a \|h_{(n+1-i)}\|$$

де  $\|h_{(j)}\|, \|h_{(n+1-i)}\|$  - норми відповідних векторів-стовпців матриці.

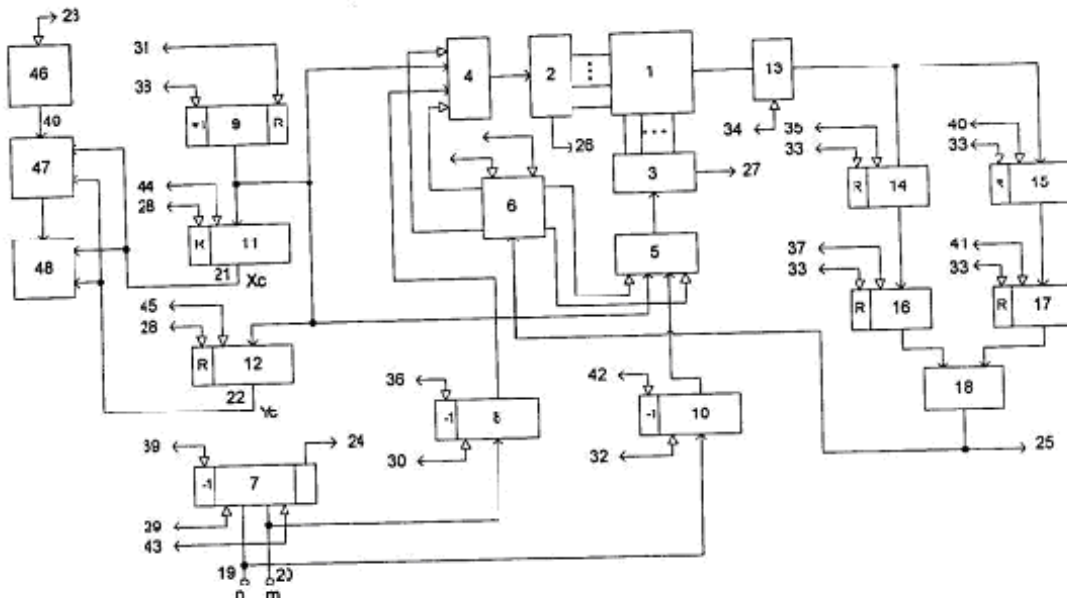
В залежності від сигналів на відповідних виходах блоку 23 керування, від послідовності сигналів на виходах 29 і 45 блоку 23 керування формуються вихідні імпульси регістра 12 на його виході 22 для визначення координати Y за алгоритмом аналогічним визначенню координати X.

Згідно алгоритму роботи мікропрограмного автомата блоку 23 керування формуються послідовності імпульсів двонаправленого зв'язку блоку 46

пам'яті і блоку 23 керування, в залежності від цих імпульсів пристрій може працювати в режимі визначення координат центру мас поточного зображення або в режимі ідентифікації (пошуку) збігів поточного зображення з еталоном, в другому режимі по виходу блоку 46 пам'яті на вхід 49 блоку 47 порівняння результатів роботи пристрою подаються сигнали високого рівня, вихід блоку 47 порівняння, як і виходи 21 і 22 регістрів 11 і 12 відповідно, є входами оптико-електронного операційного екрана 48, який забезпечує індикацію результатів роботи пристрою.

Блок 6 дозволу зчитування фотоелектричного датчика, блок 4 вибору рядків фотоелектричного датчика та блок 5 вибору стовпців фотоелектричного датчика працюють за законами двійкової логіки.

Оптико-електронний операційний екран 48, виконується у вигляді складної нанотехнологічної структури, яка у верхньому шарі відображає інформацію, а у нижньому шарі дозволяє переводити двійковий код у десятковий.



Фиг. 1

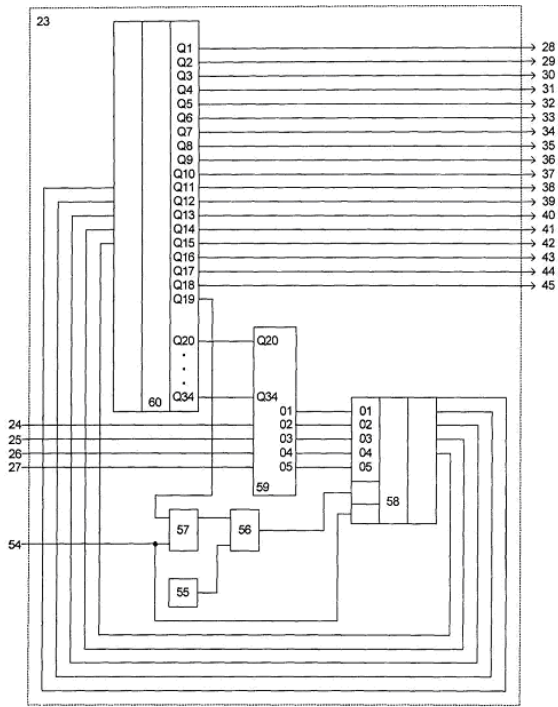


Fig. 2

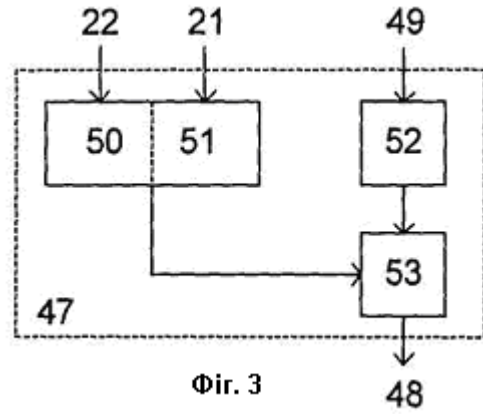


Fig. 3

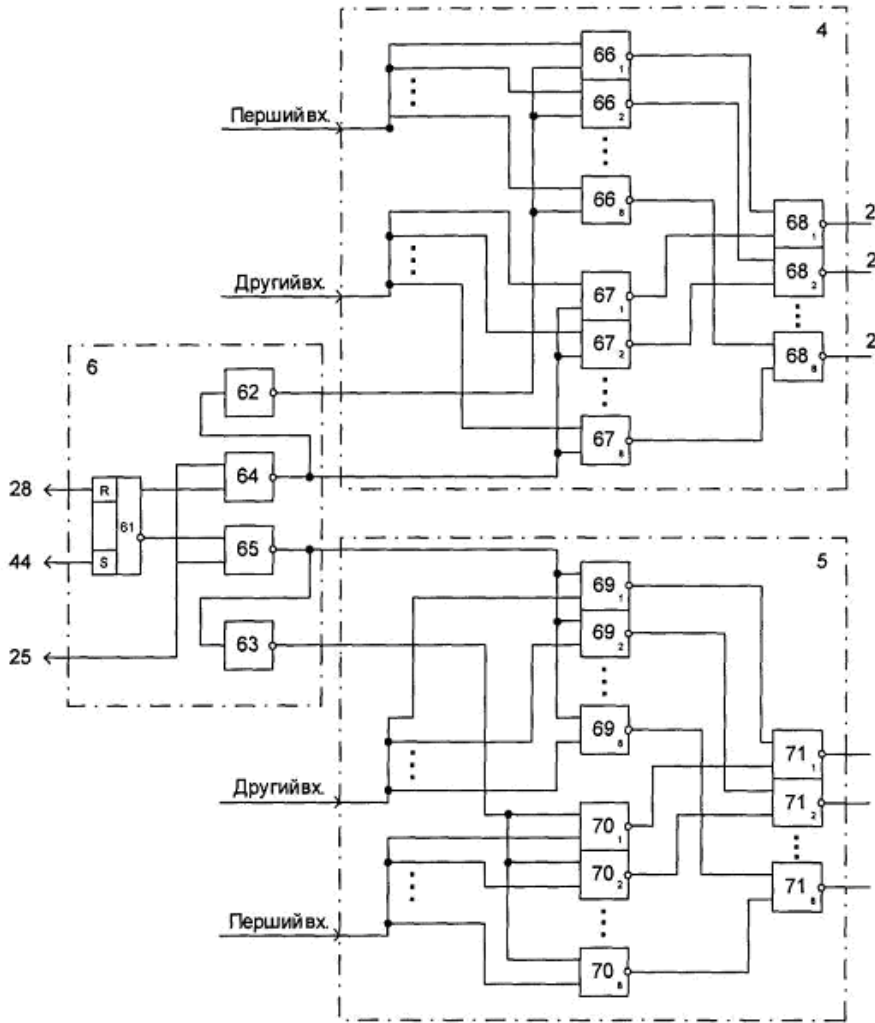
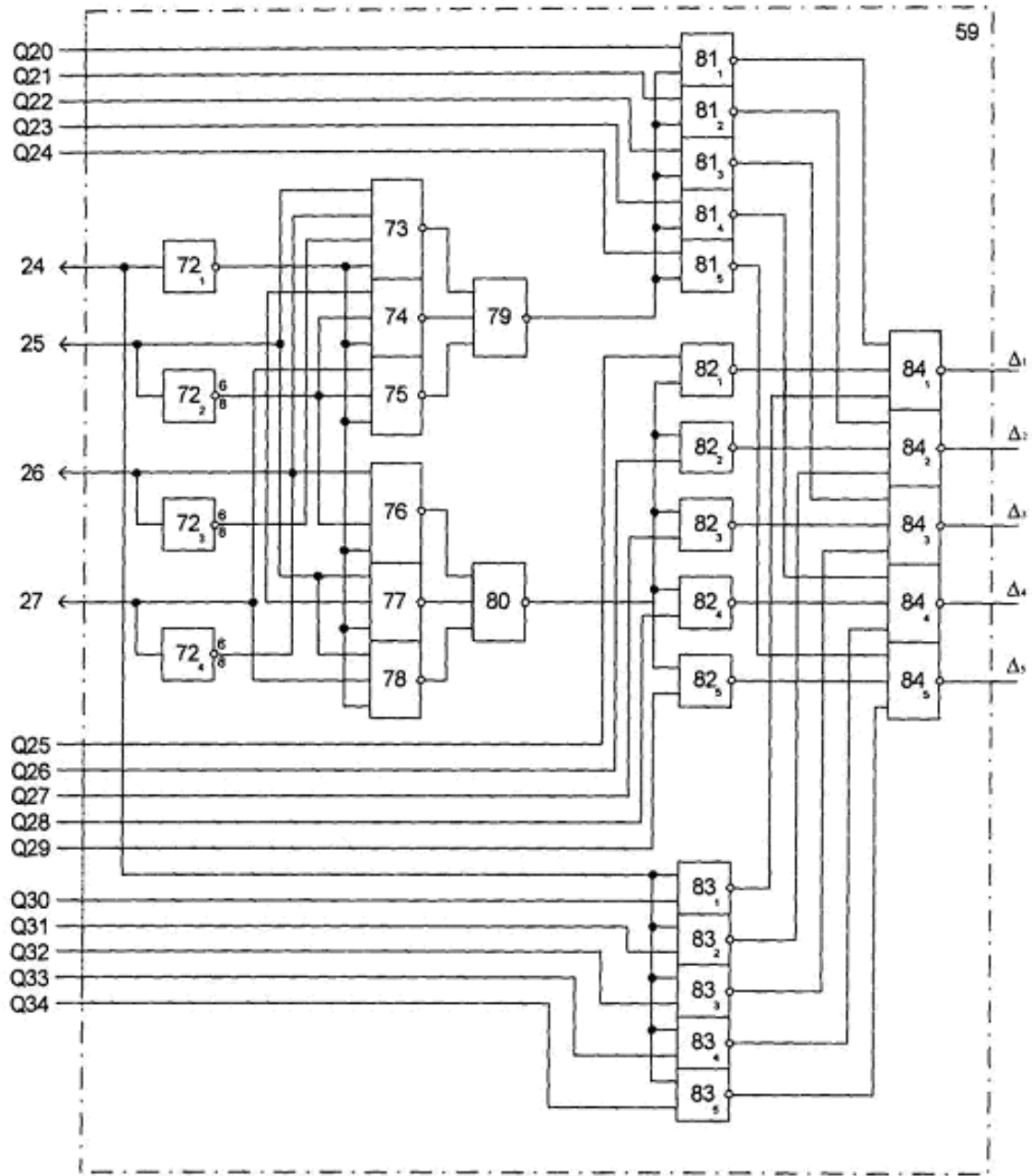
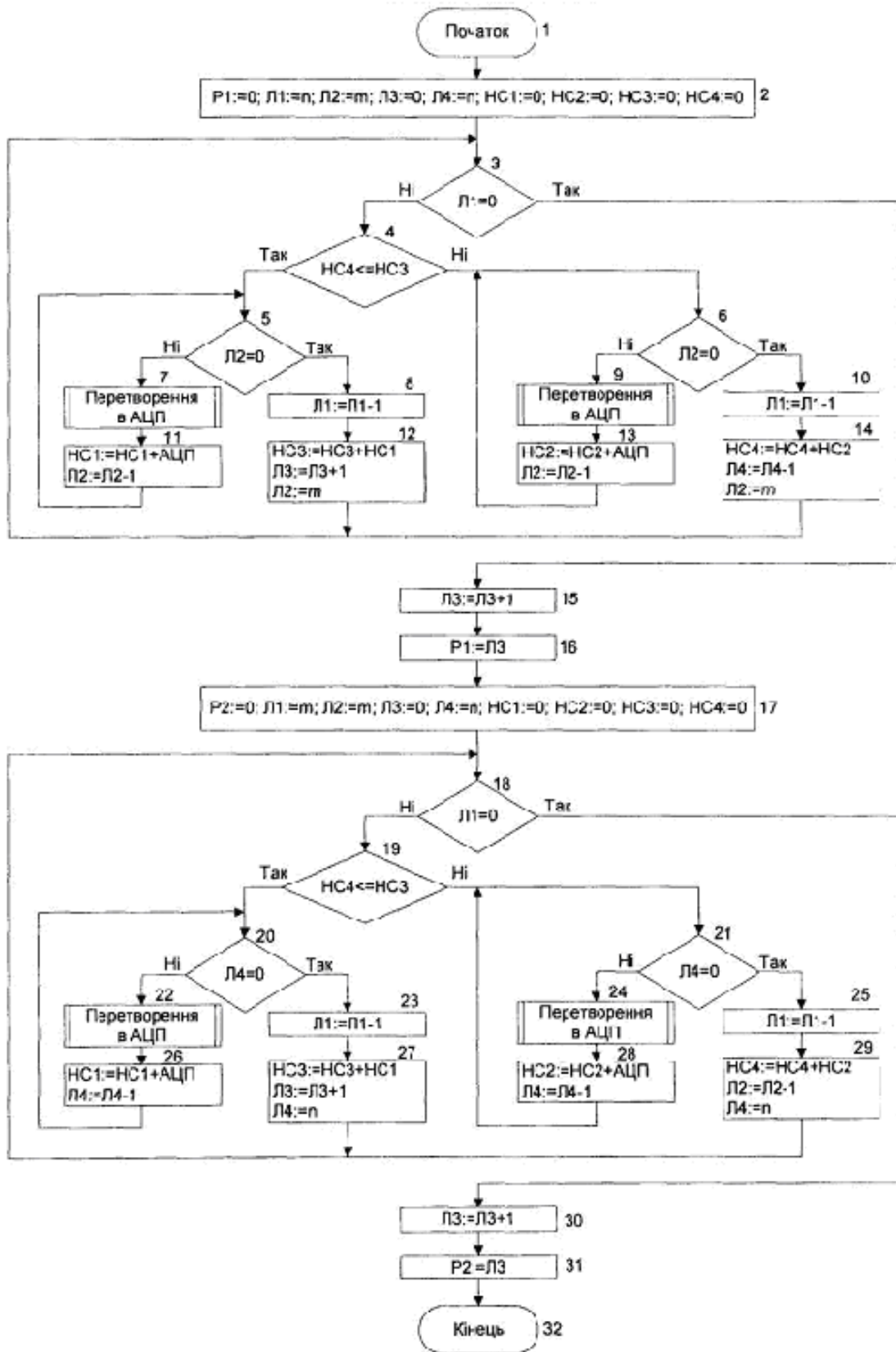


Fig. 4



Φir. 5



Фіг. 6



